

DRIVING METHOD OF PLASMA DISPLAY DEVICE

Publication number: JP2000047634

Publication date: 2000-02-18

Inventor: IDE SHIGEO; AGUI HIROYUKI

Applicant: PIONEER ELECTRONIC CORP

Classification:


- international: H04N5/66; G09G3/20; G09G3/28; H04N5/66;
G09G3/20; G09G3/28; (IPC1-7): G09G3/28; G09G3/20;
H04N5/66

- European: G09G3/28T; G09G3/288C6E; G09G3/288D2

Application number: JP19980214490 19980729

Priority number(s): JP19980214490 19980729

Also published as:

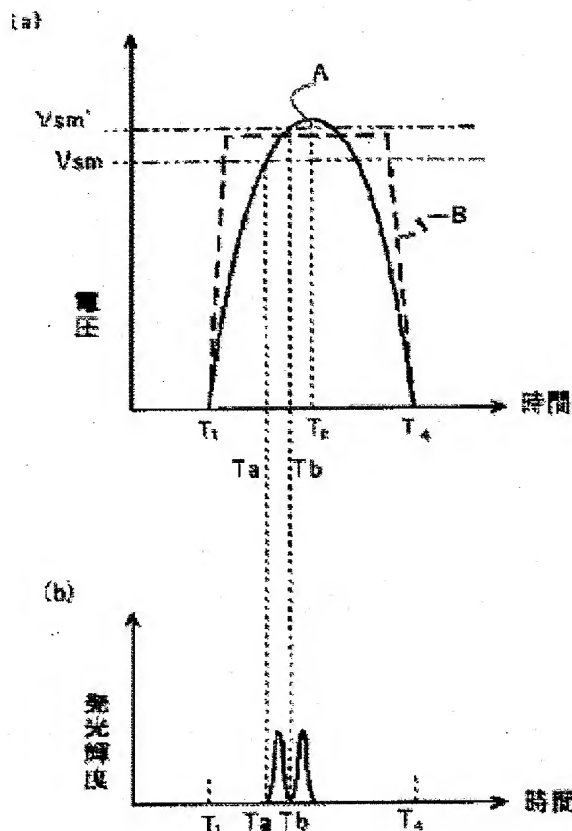
 US6337673 (B1)

Report a data error here

Abstract of JP2000047634

PROBLEM TO BE SOLVED: To obtain the driving method of a plasma display device in which a stable faint discharge is achieved by a low voltage, the light emitting efficiency is improved and the light emission from the cells is stabilized even though dispersion in the discharge characteristics exists for every cell.

SOLUTION: The device is provided with plural row electrode pairs, plural column electrodes which are opposed to the row electrode pairs through a discharge space and form a unit light emitting region at each of the crossing section against the row electrode pairs, and a dielectric layer which covers the row electrode pairs against the discharge space. In the driving method of the device, displaying is executed by using address intervals, in which scanning pluses are applied to the row electrode pairs, simultaneously pixel data pulses are applied to the column electrodes, and selections are made for a light emitting pixel and a non-light-emitting pixel, and sustained-discharge intervals in which sustained pulses are applied to the row electrode pairs, and the sustained-discharges of a light emitting pixel and a non-light-emitting pixel are maintained. The sustained pulses have waveforms, in which the rise and the fall of the front edge sections are made more gradual compared with the scanning pulses, and the sustained discharge is limited to the regions close to the discharge gaps formed in the gaps between row electrodes that are made into pairs in a unit light emitting region.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-47634

(P2000-47634A)

(43) 公開日 平成12年2月18日 (2000.2.18)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
G 0 9 G 3/28		C 0 9 G 3/28	H 5 C 0 5 8
	3/20		6 2 4 M 5 C 0 8 0
H 0 4 N 5/66	1 0 1	H 0 4 N 5/66	1 0 1 B

審査請求 未請求 請求項の数7 O L (全 12 頁)

(21) 出願番号 特願平10-214490

(22) 出願日 平成10年7月29日 (1998.7.29)

(71) 出願人 000005016

パイオニア株式会社

東京都目黒区目黒1丁目4番1号

(72) 発明者 井手 茂生

山梨県中巨摩郡旧富町西花輪2680番地 パイオニア株式会社ディスプレイセンター内

(72) 発明者 安喰 博之

山梨県中巨摩郡旧富町西花輪2680番地パイオニア株式会社ディスプレイセンター内

(74) 代理人 100079119

弁理士 藤村 元彦

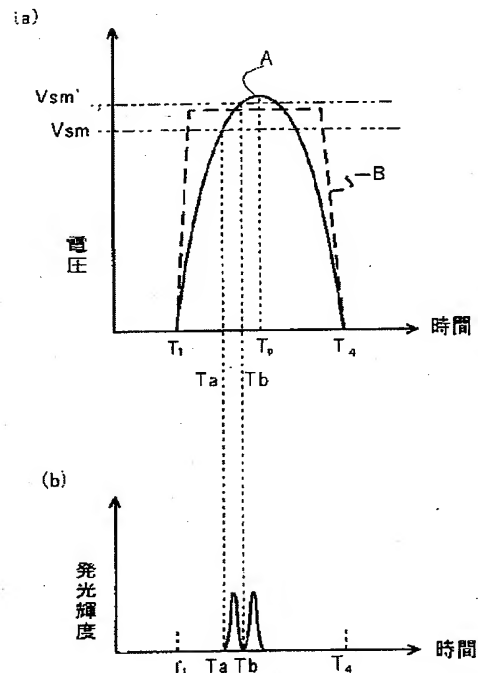
最終頁に続く

(54) 【発明の名称】 プラズマディスプレイ装置の駆動方法

(57) 【要約】

【課題】 低電圧での安定な微弱放電を達成し、発光効率の向上させ、セル毎の放電特性のバラツキにかかわらず、セルの発光を安定化するプラズマディスプレイ装置の駆動方法を提供する。

【解決手段】 複数の行電極対と、行電極対と放電空間を介して対向し、かつ、行電極対との各交差部にて単位発光領域を形成する複数の列電極と、行電極対を放電空間に対して被覆する誘電体層とを備え、行電極対に走査パルスを印加すると同時に列電極に画素データパルスを印加して発光画素及び非発光画素を選択するアドレス期間と行電極対に維持パルスを印加して発光画素及び非発光画素の維持放電を維持する維持放電期間とを用いて表示を行うプラズマディスプレイ装置の駆動方法であって、維持パルスは走査パルスに比してその前縁部の立ち上がり又は立ち下がりが緩やかな波形を有し、単位発光領域内の対をなす行電極間の間隙に形成される放電ギャップに近接する領域に、維持放電を制限する。



【特許請求の範囲】

【請求項1】 互いに平行に水平方向に伸長して対をなす複数の行電極対と、前記行電極対と放電空間を介して対向し、かつ、垂直方向に伸長して前記行電極対との各交差部にて単位発光領域を形成する複数の列電極と、前記行電極対を前記放電空間に対して被覆する誘電体層とを備え、前記行電極対に走査パルス印加すると同時に前記列電極に画素データパルスを印加して発光画素及び非発光画素を選択するアドレス期間と前記行電極対に維持パルスを印加して前記発光画素及び非発光画素の維持放電を維持する放電維持期間とを用いて表示を行うプラズマディスプレイ装置の駆動方法であって、前記維持パルスは前記走査パルスに比してその前縁部の立ち上がり又は立ち下がりが緩やかな波形を有し、前記単位発光領域内の対をなす行電極間の間隙に形成される放電ギャップに近接する領域に、前記維持放電を制限することを特徴とするプラズマディスプレイ装置の駆動方法。

【請求項2】 前記誘電体層は、前記放電ギャップとは反対側の前記行電極の縁部上の前記誘電体層の表面が他の部分に対して突出していることを特徴とする請求項1記載のプラズマディスプレイ装置の駆動方法。

【請求項3】 前記単位発光領域内の行電極の幅を300 μ m以上に形成したことを特徴とする請求項1記載のプラズマディスプレイ装置の駆動方法。

【請求項4】 前記対をなす行電極の各々は、水平方向に伸長する本体部と前記単位発光領域毎に放電ギャップを介して互いに対向するように前記本体部から垂直方向に突出する突出部とで構成されていることを特徴とする請求項1記載のプラズマディスプレイ装置の駆動方法。

【請求項5】 前記放電ギャップが水平方向に形成されるように前記突出部が形成されていることを特徴とする請求項4記載のプラズマディスプレイ装置の駆動方法。

【請求項6】 前記放電ギャップが垂直方向に形成されるように前記突出部が形成されていることを特徴とする請求項4記載のプラズマディスプレイ装置の駆動方法。

【請求項7】 前記対をなす行電極の各々の前記放電ギャップに近接する領域は、前記放電空間を介して対向するように形成されていることを特徴とする請求項1記載のプラズマディスプレイ装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、プラズマディスプレイ装置の駆動方法に関する。

【0002】

【従来の技術】 プラズマディスプレイ装置は、薄形の2次元画面表示装置の1つとして実現されている。その1つにメモリ機能を有するマトリクス方式の面放電交流型プラズマディスプレイパネル（以下、単にパネルともいう）が知られている。面放電交流型プラズマディスプレ

イパネルの多くは、発光セル毎の3電極構造を採っている。このタイプのプラズマディスプレイパネルにおいて、2枚の基板、すなわち前面ガラス基板及び背面ガラス基板が所定間隙を介して対向配置されている。表示面としての上記前面ガラス基板の内面（背面ガラス基板と対向する面）には、互いに対をなして平行に伸長する各々が透明電極と金属のバス電極とからなる行電極対の複数の維持電極対として形成されている。背面ガラス基板には、行電極対と交差するように複数の列電極がアドレス電極として伸長形成され、さらに蛍光体が塗布されている。上記表示面側から見た場合、行電極対と列電極との交差部を中心として、1画素又は発光セルに対応するセルがマトリクス状に構成され、1つのセルにおいて、交差部近傍における行電極の透明電極の間隙が放電ギャップとなっている。なお、行電極及び列電極は放電電極ともいう場合がある。

【0003】 図1は、画素データパルス発生回路212に接続された列電極D1～Dmと行電極駆動パルス発生回路210に接続された行電極対X1, Y1～Xn, Ynとからなるプラズマディスプレイパネル120を駆動する駆動装置の構成を示す。図1において、同期分離回路201は、供給された入力ビデオ信号中から水平及び垂直同期信号を抽出してこれらをタイミングパルス発生回路202に供給する。タイミングパルス発生回路202は、これら抽出された水平及び垂直同期信号に基づいた抽出同期信号タイミングパルスを発生してこれをA/D変換器203、メモリ制御回路205及び読出タイミング信号発生回路207の各々に供給する。A/D変換器203は、上記抽出同期信号タイミングパルスに同期して入力ビデオ信号を1画素毎に対応したデジタル画素データに変換し、これをフレームメモリ204に供給する。メモリ制御回路205は、上記抽出同期信号タイミングパルスに同期した書込信号及び読出信号をフレームメモリ204に供給する。フレームメモリ204は、書込信号に応じて、A/D変換器203から供給された各画素データを順次取り込む。また、フレームメモリ204は、読出信号に応じて、このフレームメモリ204内に記憶されている画素データを順次読み出して次段の出力処理回路206へ供給する。読出タイミング信号発生回路207は、放電発光動作を制御するための各種タイミング信号を発生してこれらを行電極駆動パルス発生回路210及び出力処理回路206の各々に供給する。出力処理回路206は、読出しタイミング信号発生回路207からのタイミング信号に同期させて、フレームメモリ204から供給された画素データを画素データパルス発生回路212に供給する。

【0004】 画素データパルス発生回路212は、出力処理回路206から供給される各画素データに応じた画素データパルスDPを発生してプラズマディスプレイパネル120の列電極D1～Dmに印加する。行電極駆動

パルス発生回路210は、プラズマディスプレイパネル120の全ての行電極対 $X1, Y1 \sim Xn, Yn$ 間で予備放電を行うための第1及び第2予備放電パルス、荷電粒子を再形成するためのプライミングパルス、画素データ書き込みのための走査パルス、画素データに応じた発光放電を維持するための維持パルス、更に上記維持発光放電を停止するための消去パルスの各々を生成する。行電極駆動パルス発生回路210は、これらのパルスを上記読出タイミング信号発生回路207から供給される各種のタイミング信号に応じたタイミングにてプラズマディスプレイパネル120の行電極 $X1 \sim Xn, Y1 \sim Yn$ に印加する。

【0005】行電極駆動パルス発生回路210は、行電極 $X1 \sim Xn$ への維持パルスを生成するXドライバを、行電極 $Y1 \sim Yn$ への維持パルスを生成するYドライバを含んでいる。画素セルの複数がマトリクス状に形成されている面放電交流型プラズマディスプレイパネルを駆動する場合、各セルに対して各サブフレーム毎のセルの発光の有無を選択しなければならない。この時、各サブフレームにおいて、表示データの違いによるセル間の発光状態の違いを均一にするために、また、データ書き込み時の放電を安定させるために、行電極対の行電極間に矩形のリセットパルスを印加して生じるリセット放電によって全てのセルの初期化を行っている。次に、データに従って選択した列電極に矩形の走査パルスを印加して列電極一行電極間で選択放電を生ぜしめ、セルへのデータの書き込みを行う。

【0006】このセルの初期化及びデータ書き込みにおいて、リセット放電により全セルに予め一定量の壁電荷を生ぜしめ、走査パルスの印加により、いわゆる選択放電によりセルの壁電荷を増大せしめて発光させるセルを選択する選択書き込みを行う場合と、選択放電によりセルの壁電荷を消滅せしめて非発光とするセルを選択する選択消去を行う場合と、がある。次に、維持パルスを印加して、選択書き込みの場合は選択したセルにおいて発光の維持放電を生ぜしめ、選択消去の場合は未選択のセルにおける発光の維持放電を生ぜしめる。さらに、所定時間の経過後、いずれのデータ書き込みにおいても消去パルスの印加によりセルに書き込まれたデータを消去する。

【0007】図2は行電極駆動パルス発生回路210のXドライバ210X及びYドライバ210Yの概念構成図である。図2において、 Vs は維持電圧源を、 $SW1 \sim SW5$ はFETなどのスイッチを、 CK は電荷回収用のコンデンサを、 $LK1$ 及び $LK2$ はコイルを、 $D1$ 及び $D2$ は電流の流れる方向を単方向に規制するためのダイオードを示す。ここで、コンデンサ CK とコイル $LK1$ 又は $LK2$ とによって直列共振回路が形成される。

【0008】Xドライバ210Xによって行電極 $X1 \sim Xn$ への維持パルスを生成する駆動方法を、図3を参照

しつつ説明する。図3(a)は或る行電極への印加維持パルスの充電電圧波形を、図3(b)はセルの発光輝度変化を示す図である。コンデンサ CK には、前回の維持パルス印加後のスイッチ $SW2$ をオン他をオフにした動作後にパネルからの電荷が十分に回収されているとする。まず、スイッチ $SW5$ をオン他をオフにして行電極 $X1 \sim Xn$ すべてをアース電位まで下げる。次に、タイミング $T1$ にてスイッチ $SW1$ をオン他をオフにすると、コンデンサ CK の電荷がスイッチ $SW1$ 、コイル $LK1$ 及びダイオード $D1$ を介して行電極 $X1 \sim Xn$ に供給され、直列共振回路のコンデンサ CK の電荷で行電極 $X1 \sim Xn$ すべての充電が開始される。そして、パネルの充電電圧が最大になると予想される所定時間(理想的には共振周波数の $1/4$ 波長)後のタイミング $T2$ にてスイッチ $SW4$ をオン他をオフにすると、行電極 $X1 \sim Xn$ に電荷が補給され、維持パルスの電圧が維持電圧源 Vs の電圧へと上昇して保持される。このように、コンデンサ CK に回収しておいたパネルの電荷を用いて次のパネルの充電を予備的に行うことができる。なお、図3に示すように、タイミング $T3$ はスイッチ $SW2$ をオンにしてパネルの電荷をコンデンサ CK に回収するときの開始タイミングを示し、タイミング $T4$ はスイッチ $SW5$ をオンにしてアース電位へと切り換えるときの開始タイミングを示す。タイミング $T3$ 及び $T4$ 間の期間は、 $T\alpha$ と同様の所定時間 $T\alpha'$ で与えられる。

【0009】このように、従来のXドライバ210Xによる行電極 $X1 \sim Xn$ への維持パルスを生成する駆動方法では、電力を最小とする際の維持パルスの電圧波形を、タイミング $T1$ 及び $T4$ 間において急峻な立ち上がり及び立ち下がりを含む矩形パルスとして生成している。すなわち、図3に示すように、タイミング $T1$ でスイッチ $SW1$ をオンにしてコンデンサ CK の回収電荷でパネルの充電を急速に開始し、次いで、直列共振回路によるピーク電圧 V_{CHG} に達する所定時間 $T\alpha$ を経過したタイミング $T2$ でスイッチ $SW1$ をオフにすると共に、スイッチ $SW4$ をオンにして定電圧電源 Vs へと切り換え、パネルの充電を続行する。よって、図3(b)に示すように、複数のセルの発光輝度はタイミング $T2$ でほぼ一斉に上昇する。また、画素データパルス、走査パルス及び消去パルスも急峻な立ち上がり及び立ち下がりを含む矩形パルスとして生成されている。

【0010】

【発明が解決しようとする課題】一方、従来では、矩形の維持パルスを印加し放電が行電極の透明電極からバス電極まで広がる場合、バス電極に不透明な金属材料を用いているため、パネルのセル内で発生した可視光がバス電極により遮光される比率が大きくなり、パネルの発光効率が低下する。また、維持パルスの印加電圧 Vs の増加に伴いパネルの発光効率が低下する。

【0011】そこで、放電を対向透明電極の先端縁部に

集中させ、バス電極により遮光される比率を小さくし発光効率の改善するために、図3に示すように、維持パルス用の外部の維持電圧源による印加定電圧 V_s をセル固有の最小放電維持電圧 V_{sm} 近傍に設定する。消費電力はピーク電圧 V_{chg} から定電圧 V_s までの電位差で決まるので、これらの電位差を最小化することにより、電力消費を抑えることができるからである。

【0012】しかしながら、この場合、パネル製造工程において、セル固有の最小放電維持電圧 V_{sm} が外部印加電圧 V_s に対して大きなバラツキがあると、複数セルの最小放電維持電圧 V_{sm} の最低値以上であって、その近傍にある外部印加電圧 V_s を設定するにもかかわらず、図3に示すように、外部印加電圧 V_s が或るセル固有の最小放電維持電圧 V_{sm}' に達しないときなど、そのセルが発光しない状態が起こる。このように、パネルのセル毎の放電特性のバラツキにより安定な発光が得られないという問題がある。

【0013】さらに、従来技術においては、図3に示すように、定電圧源への切り換えタイミング T_2 (又は T_4) が固定の時間 T_α (又は T_α') で決められていたため、パネルのセル全体の容量のバラツキによって直列共振回路の共振周波数が、例えばタイミング T_α が小となる側に変動すると、パルスの急峻な立ち上がりのために、充電電圧 V_{chg} が共振波形のピーク値に達する前に定電圧源に切り換えられるので、充電電圧 V_{chg} と外部印加電圧 V_s との電位差が不安定となり、この電位差を最小化することが難しく、電力消費が大きくなる問題もある。

【0014】そこで、本発明は、印加パルス波形とセル構造を最適化することにより低電圧での安定な微弱放電を達成し、発光効率の向上させることを目的とする。また、本発明はパネルのセル毎の放電特性のバラツキにかかわらず、セルの発光を安定化することを目的とする。

【0015】

【課題を解決するための手段】本発明のプラズマディスプレイ装置の駆動方法は、互いに平行に水平方向に伸長して対をなす複数の行電極対と、前記行電極対と放電空間を介して対向し、かつ、垂直方向に伸長して前記行電極対との各交差部にて単位発光領域を形成する複数の列電極と、前記行電極対を前記放電空間に対して被覆する誘電体層とを備え、前記行電極対に走査パルスを印加すると同時に前記列電極に画素データパルスを印加して発光画素及び非発光画素を選択するアドレス期間と前記行電極対に維持パルスを印加して前記発光画素及び非発光画素の維持放電を維持する放電維持期間とを用いて表示を行うプラズマディスプレイ装置の駆動方法であって、前記維持パルスは前記走査パルスに比してその前縁部の立ち上がり又は立ち下がりが緩やかな波形を有し、前記単位発光領域内の対をなす行電極間の間隙に形成される放電ギャップに近接する領域に、前記維持放電を制限す

ることを特徴とする。

【0016】本発明のプラズマディスプレイ装置の駆動方法においては、前記誘電体層は、前記放電ギャップとは反対側の前記行電極の縁部上の前記誘電体層の表面が他の部分に対して突出していることを特徴とする。本発明のプラズマディスプレイ装置の駆動方法においては、前記単位発光領域内の行電極の幅を $300\mu m$ 以上に形成したことを特徴とする。

【0017】本発明のプラズマディスプレイ装置の駆動方法においては、前記対をなす行電極の各々は、水平方向に伸長する本体部と前記単位発光領域毎に放電ギャップを介して互いに対向するように前記本体部から垂直方向に突出する突出部とで構成されていることを特徴とする。本発明のプラズマディスプレイ装置の駆動方法においては、前記放電ギャップが水平方向に形成されるように前記突出部が形成されていることを特徴とする。

【0018】本発明のプラズマディスプレイ装置の駆動方法においては、前記放電ギャップが垂直方向に形成されるように前記突出部が形成されていることを特徴とする。本発明のプラズマディスプレイ装置の駆動方法においては、前記対をなす行電極の各々の前記放電ギャップに近接する領域は、前記放電空間を介して対向するように形成されていることを特徴とする。

【0019】本発明の方法により、プラズマディスプレイ装置のパネル全面の全セルにわたって安定な微弱放電が得られ、発光効率の改善と表示マージンの両立が図れる。

【0020】

【発明の実施の形態】本発明の面放電交流型プラズマディスプレイ装置及びその駆動方法の実施例を図面を参照しつつ説明する。図4は実施例のプラズマディスプレイ装置駆動方法における前縁部の立ち上がりが緩やかな維持パルスを示す。図4(a)は或る行電極への印加維持パルスの充電電圧波形を示し、図4(b)は対応するセルの発光輝度変化を示す図である。本発明の実施例の方法においては、維持パルスAとして、図4(a)に示すように、立ち上りの十分緩やかなパルス、例えば正弦波のフライバックパルスを行電極に印加し、電圧の立ち上り途中でセル毎に異なる最小放電維持電圧 V_{sm} 、 V_{sm}' 近傍で放電させる。図4(a)に、急峻な立ち上がり(又は立ち下がり)を有する矩形パルスの走査パルスをBの波線にて示すが、この維持パルスはこの走査パルスに比してその前縁部の立ち上がり又は立ち下がりが緩やかな波形を有している。これにより、セル固有の最小放電維持電圧 V_{sm} がバラツキがあっても、すべてのセルを発光させることができる。図4(b)に示すように、パルスの緩やかな立ち上がりの期間にいろいろなセル固有の最小放電維持電圧 V_{sm} 、 V_{sm}' に達し、発光タイミングがそれぞれ変移するものの該パルス内で、すべてセルが発光するからである。

【0021】また、立ち上りの十分緩やか維持パルスAとしては、図5に示すように、のこぎり波(図5(a))、三角波(図5(b))をも使用できる。図6に示すXドライバ211Xに基づいて、図4に示す立ち上りの十分緩やかな正弦波のフライバックパルスを生成する駆動方法を、説明する。図6に示されるXドライバ211Xにはフライバックパルス出力回路が設けられている。直流電圧を発生する直流電源B1の負極はパネルのアース電位に接地されている。直流電源B1には、並列にコンデンサC1が接続されている。直流電源B1の正極にはコイルLの一端が接続されており、このコイルLの他端はライン2を介してパネルの行電極X1～Xnに接続されている。スイッチング素子Sは、駆動制御回路から供給されたスイッチング信号に応じて、コイルLの他端と直流電源B1の負極との間の接続及び遮断を行う。更に、ダイオードDが設けられ、コイルLの他端にダイオードDのカソード端が接続されており、かつ直流電源B1の負極にダイオードDのアノード端が接続されている。コンデンサC2は、このダイオードDに並列に接続されている。直流電源B1の負極、スイッチング素子S、ダイオードDのアノード端、コンデンサC1及びC2各々の一端はアース電位に接地されている。なお、コンデンサC1の容量は、コンデンサC2の容量、及びパネルが有する負荷容量C0に比して充分大きな値を有する。

【0022】このフライバックパルス出力回路の動作について、簡単に説明する。スイッチング素子Sのオンオフ動作により、コンデンサC1及びコイルL間の共振と、コイルL並びにコンデンサC2及びパネルの負荷容量C0間で共振と、の一連の交互の動作により、図4に示すような正弦波状のパルスが生成される。スイッチング信号によりスイッチング素子Sが図4(a)に示すタイミングT1において接続して、これにより維持パルスはタイミングT4まで継続し、途中のタイミングTa及びTbにおいて、最小放電維持電圧 V_{sm} 及び V_{sm}' を有するセルが図4(b)に示すように発光する。生成された緩やかな立ち上りの正弦波状維持パルスが繰り返し、ライン2を介し行電極に印加される。なお、行電極駆動回路41に設けられているフライバックパルス出力回路の直流電源B1の電圧値は、スイッチング素子Sのオンオフ動作による電流量の変化に基づくコイルL及び各容量間の自己インダクタンスを利用しているので、正弦波状のパルスの波高値より低い値で良い。図4(a)に示す立ち上りの十分緩やかな正弦波のフライバックパルスの電圧のピークTpはコイルLと容量成分で設定されるが、複数のセル固有の最小放電維持電圧 V_{sm} の内の最も高いものが選ばれる。

【0023】このように、緩やかな立ち上りの維持パルスを生成する駆動方法においては、従来の急峻な立ち上がり及び立ち下りを有する矩形パルスとは異なり、

立ち上りの緩やかな維持パルスをパネルのセルに印加し、微弱放電を達成する。これによって、パネルのセル毎の放電特性のバラツキにより安定な発光が得られる。さらに、従来技術における複数の切り換えタイミングでの複数のスイッチング動作が無くなり、1つのスイッチの切り換えで動作するので、構成が簡素になり、電力消費が小さくなる。なお、大型のパネルをフライバックパルス出力回路で駆動し放電電流が増加すると、共振コンデンサの容量が不足して維持パルスの波高値が不安定になる場合がある。この場合、フライバックパルス出力回路にピークホールド回路及びピーク電圧値検出手段を付加して、駆動パルスの波高値を逐次検出し、この検出した波高値に応じた分だけ可変の直流電源で発生する電源電圧値を調整することにより、駆動パルスの波高値を安定化することもできる。さらに、可変の直流電源の電圧値を調整する代わりに、デューティ調整回路をさらに付加して、スイッチング素子における接続及び遮断の期間比をピーク電圧値に応じて調整せしめるようにしても良い。

【0024】次に、図1に示す構成のプラズマディスプレイパネル120における図6に示すXドライバ211Xを含む駆動装置の駆動方法について、図7に基づいて説明する。図7は、パネル駆動を行う際にプラズマディスプレイパネル120に印加される各種パルスの印加タイミングを示す。

【0025】1つの画素セル $P_{i,j}$ ($1 \leq i \leq n$, $1 \leq j \leq m$)に着目すると、画素セル $P_{i,j}$ は、画素セルの初期化期間(a)及び次のデータの書き込み期間(b)からなる非表示期間(A)と、放電維持期間(c)及びデータ消去期間(d)からなる表示期間(B)と、からなる1のサブフィールドを繰り返して動的な表示を行う。期間(a)において、画素データの供給はなく、行電極駆動パルス発生回路210は、時刻 t_1 にて、全ての行電極対の行電極 X_i , Y_i ($1 \leq i \leq n$)にリセットパルス P_{cl} を第1予備放電パルスとして同時に印加する。この時、各行電極対 X_i , Y_i において、一方の行電極 X_i には例えば負極性となりかつ波形の前端部が緩やかに立ち上がりかつ終端部において電位が $-V_r$ に達するパルスが第1サブパルスとして印加され、他方の行電極 Y_i には極性が第1サブパルスとは反対になりかつ波形の前端部が緩やかに立ち上がりかつ終端部において電位が $+V_r$ に達するパルスが第2サブパルスとして印加される。このように、図7に示す第1予備放電パルスはパルス波形の立ち上がりが緩やかであり、これらのパルスによって行電極対間に生じる電位差が最小放電開始電圧を越えるとセルは放電を開始する。このリセット放電、すなわち予備放電は瞬時にして終息し、全てのセルにおいて、リセット放電によって生成された壁電荷が誘電体層にほぼ一様に残留する。

【0026】しかしながら、パルス波形の前端部の立ち

上がりか緩やかなために、第1予備放電パルスPc1により生じる予備放電は弱くなる。従って、予備放電により生じる各画素セルの壁電荷量が少なかったり、画素セル毎の壁電荷量にパネル全体では大きな偏位が生じ易い。そこで、画素セルに生じる壁電荷量をプラズマディスプレイパネル全体で均一にするために、行電極駆動パルス発生回路210は、期間(a)内で第1予備放電パルスの印加終了直後の時刻 t_0 に、行電極対の一方の行電極に、例えば行電極Xiに、先の第1サブパルスとは極性が反対になる第2予備放電パルスPc2を印加して、再度予備放電させることによって画素セル毎の壁電荷量の不均一を補正してプラズマディスプレイパネル全体における画素セルの壁電荷量を均一にする。

【0027】次に、期間(b)において、画素データパルス発生回路212は、各行毎の画素データに対応した正電圧の画素データパルスDP1~DPnを順次、列電極D1~Dmに印加する。一方、行電極駆動パルス発生回路210は、上記画素データパルスDP1~DPnの各印加タイミングに同期して、小なるパルス幅の走査パルス、すなわちデータ選択パルスPeを行電極Y1~Ynへ順次印加する。この時、行電極駆動パルス発生回路210は、走査パルスPeを各行電極Yiに印加する直前に、図7に示すように、対をなしている一方の行電極Yiに、第1サブパルスPc1とは極性が反対になる、例えば正極性のプライミングパルスPPを印加する。例えば画素セルP1,jに対しては、時刻 t_0 において画素データに応じたデータパルスの印加があり、画素セルP1,jの発光の有無が確定する。

【0028】このように、プライミングパルスPPの印加により、パルスPc1及びPc2による予備放電にて得られて時間の経過により減少した荷電粒子が、放電空間内に再形成される。よって、放電空間内の誘電体層に所望量の荷電粒子が存在するときに、上記走査パルスPeの印加による画素データ書き込みをなすことができる。例えば選択消去の場合には、画素データの内容が画素セルを発光させない場合には、走査パルスPeと共に画素データパルスDPが同時印加されるので、画素セル内部に形成されている壁電荷は消滅し、このセルの期間(c)における非発光が確定する。一方、画素データの内容が画素セルを発光させる場合には、走査パルスPeのみが印加されるので放電が生成せず、その画素セル内部に形成されている壁電荷はそのまま保持され、このセルの期間(c)における発光が確定する。すなわち、走査パルスPeは、画素セル内に形成されている壁電荷を画素データに応じて選択的に消去せしめるためのトリガとなる。

【0029】一方、選択書き込みの場合は、論理「1」の画素データパルスと走査パルスとの同時印加により壁電荷が増やされて、次の期間(c)でのかかるセルの発光が確定する。次に、期間(c)においては、行電極駆

動パルス発生回路210は、正電圧の維持パルスPsxを連続して行電極X1~Xnの夫々に印加すると共に、維持パルスPsxの印加タイミングに対してずれたタイミングにて正電圧の維持パルスPsyを連続して行電極Y1~Ynの夫々に印加して、期間(b)にて書き込まれた画素データに対応した表示用の発光放電を継続させる。この時、先の期間(b)にて壁電荷が残されたセルにおいては、維持パルスの印加により、壁電荷自体が有する電荷エネルギーと維持パルスのエネルギーとによって行電極対の放電ギャップを介して放電が生じてセルが発光する。一方、壁電荷が消去されたセルでは、維持パルスの印加によりセルに生じる電位差Vsは放電開始電圧よりも低いので、セルは放電せず、発光しない。

【0030】なお、この維持放電行程において、最初に、すなわち第1番目に行電極に印加される維持パルスPsx1は、第2番目以降に印加される維持パルスPsy1, Psx2, ...に比較してパルス幅が長く設定されている。この理由を次に説明する。画素データ及び走査パルスによる画素セルへのデータの書き込みは、第1行目から第n行目まで順次行われるので、画素データがセルに書き込まれた後、維持放電行程に入るまでの時間が行毎に異なる。すなわち、パネル全体において、例えば画素データにより壁電荷をセル内に維持することが確定した状態であっても、放電維持期間(c)に突入直前の画素セル内部の壁電荷及び空間電荷の量が行毎に異なることがあり得る。従って、画素データの書き込みから維持放電までの時間の経過により壁電荷が減少した画素セルでは、維持放電が生じない場合が起こり得る。故に、最初の維持パルスのパルス幅を長くして、第1回目の維持パルスの印加により生成される電位差を通常よりも長期に亘り行電極対間に作用させることによって、表示用に発光が選択された画素セルのいずれにおいても第1回目の維持放電を確実に生成せしめ、さらに、発光が選択された画素セル内の電荷量をパネル全体で一様にする。このような維持パルスによる第1回目の維持放電により、パネル全体でムラのない画像表示をなし得る。

【0031】次に、期間(d)においては、行電極駆動パルス発生回路210は、消去パルスPkを全ての行電極Y1~Ynに同時に印加すると、セルの維持放電は停止され、期間(b)にてセルに書き込まれた画素データは全て消去される。このようにして、1つの画素セルにおいて、期間(a)にて初期化のためにリセットパルスが行電極対Xi, Yi間に印加されて放電ギャップG1を中心としてリセット放電が予備放電として生じ、期間(b)にて画素データが書き込まれてセルの発光が選択され、期間(c)にて書き込まれた画素データに基づき発光が選択された場合は維持パルスの行電極対への周期的印加によりセルの発光状態が維持されて表示を行い、期間(d)にて消去パルスが行電極対の一方の行電極に印加されて書き込まれたデータを消去する。

【0032】以上のように、本発明のプラズマディスプレイ装置の駆動方法においては、全行電極に一齐に、立ち上がりが緩やかな波形を有する第1予備放電パルスを印加して初期化を行い、維持放電行程においては第1番目に行電極に印加する維持パルスのパルス幅を長く設定し、さらに緩やかな立ち上がりの維持パルスを印加することによって、パネルを発光表示するようにしている。

【0033】このように、緩やかな立ち上がりの維持パルスを印加することによって、各セルがそれぞれの最小放電維持電圧近傍で放電することができ、安定に微弱放電が実現できる。また、第1予備放電パルスの波形の立ち上がりを緩やかにすることによって、予備放電による画素セルの発光輝度を小さく抑えることができる。さらにまた、第1回目の維持パルスのパルス幅を2回目移行の維持パルスのパルス幅よりも長く設定することによって、セルでの維持放電が確実に生じてセルに存在する電荷量が画素データ毎にパネル全体でほぼ一樣になるので、発光表示が正確になされる。

【0034】上記駆動法において、期間(a)の初期化において、リセットパルスの電圧が小さかったり、パルス幅が短いなどリセット放電が弱い場合、このようなリセット放電により生じた壁電荷量は少なく、壁電荷は主に放電ギャップ近傍に集中して分布する。次の期間(b)において、データ書き込みが選択消去の場合、データに応じて選択放電によりこの放電ギャップ近傍に存在する壁電荷を消滅せしめることとなる。この時、消去すべき壁電荷は放電ギャップ近傍のみに存在しかつその電荷量も少ないので、選択放電のパルス電圧が小さかったりまたはパルス幅が短くとも、選択されたセルの壁電荷をほぼ完全に消滅せしめることができる。すなわち、表示に関係しない放電による発光強度を抑制することができる。

【0035】次の期間(c)において、維持パルスが印加されると、選択放電により壁電荷が無いセルでは放電が生ぜず、故にセルが発光しない。一方、選択放電が生成せず壁電荷が残留しているセルでは維持パルスの印加により放電が開始され、セルが発光を開始する。さらに、本発明のプラズマディスプレイ装置は、面放電型であるから、壁電荷の電極近傍の分布も考慮しなければならない。維持放電の平衡状態において、壁電荷が誘電体層において行電極 X_i 、 Y_i 近傍領域全体に広がって分布することとなる。従って、壁電荷が放電ギャップ近傍のみに存在しかつその量が壁電荷よりも少ない場合、壁電荷の分布は、放電の繰返しに伴い、次第に放電ギャップから遠ざかるバス電極に向かう方向にまで広がり分布するようになる。この時セルの発光強度も生成される電荷量に応じて次第に強くなり、やがて一定になる。

【0036】従って、図1の行電極対 X_i 、 Y_i において、リセット放電、選択放電、及び維持放電が生じる放電ギャップを中心とした場合の行電極 X_i 、 Y_i の長さ

はバス電極幅より長く拡大されているので、維持放電の繰返しによって壁電荷は次第に放電ギャップから遠ざかる方向に広がり、最終的には行電極 X_i 、 Y_i の全体に広がり平衡状態になる。従って、平衡状態では維持放電が行電極対 X_i 、 Y_i 全体に広がって生じ、平衡状態に達した放電領域から発せられる紫外線によりセルが発光するので、表示面側からは画素セル $P_{i,j}$ において行電極 X_i 、 Y_i の全体が発光して見える。

【0037】なお、期間(c)において、壁電荷が行電極全体に広がるまで、すなわち壁電荷が平衡状態に達するまでに必要な印加パルス数は数回程度であり、通常各サブフレーム毎に維持パルスは数十から数百回印加されるので、サブフレームの期間(c)に入るとほとんど瞬間的に壁電荷は平衡状態に達して、表示面側からはセルの行電極の全体が発光するようになる。よって、リセット放電が弱くても、表示中のセルの輝度には何等影響を与えない。

【0038】上述のように、図1に示す行電極対 X_i 、 Y_i の構成によって、維持放電による発光の強度が増大するので、プラズマディスプレイパネルのコントラストを向上させることができる。以上のように、実施例にかかるプラズマディスプレイ装置の駆動方法において、走査パルスに比してその前縁部の立ち上がり又は立ち下がりが緩やかな電圧波形を有する維持パルスが用いられる。さらに、本実施例では、維持放電を、単位発光領域内の対をなす行電極間の間隙に形成される放電ギャップに近接する領域に制限することによって、すなわち、パネルの放電発生領域(放電電極先端)での電界強度に対するバス電極上での電界強度の比を小さくすることにより、安定な微弱放電が得られる。

【0039】プラズマディスプレイパネルの構造における維持放電のための放電ギャップに近接する領域に制限する方法の実施例を説明する。図8は、3電極構成を採る実施例の面放電交流型プラズマディスプレイパネル120の複数の画素セル内の1つを示す。このプラズマディスプレイパネルは、例えば100~200 μm の間隙を介して互いに平行に対向する透明なガラス製の前面基板122及び背面基板124の間に間隙を有するとともに、背面基板124上に一方向に互いに平行に延在し隣接し合う隔壁126、126にて放電空間128を画定する。前面基板122は表示面となり、この前面基板122の背面基板124と対向する面には、複数の行電極 X_i 、 Y_i ($i=1,2,\dots,n$)が、維持電極として、例えばITOや酸化錫(SnO)などの蒸着によりおよそ数百ナノメートルの膜厚で互いに平行に伸長して形成されている。各行電極 X_i 、 Y_i には、電極としての導電性を高めるために、行電極 X_i 、 Y_i の幅に対して幅の狭い金属製のバス電極 α_i 、 β_i が、それぞれ補助電極として行電極 X_i 、 Y_i に密着形成されている。さらに、互いに隣接する行電極 X_i 、 Y_i の2本は、対をな

して行電極対 (X_i , Y_i) を構成している。次に、これらの行電極 X_i , Y_i を被覆するように誘電体層130が約20~30 μm の膜厚で形成され、この誘電体層130に接して酸化マグネシウム (MgO) からなる MgO 層132が、およそ数百 nm の膜厚で積層形成されている。

【0040】図9は前面基板122の部分拡大断面図を示し、本実施例において、セル内の誘電体膜厚分布を、バス電極上を厚くし、放電チャップ近傍上では薄くする不均一膜厚の嵩上げ誘電体構造を採用する。これにより、維持放電のための放電ギャップに近接する領域に制限できる。誘電体層の薄い部分TH1の壁電荷は誘電体層の厚い部分TH2の壁電荷より大となるので、バス電極上での電界強度の比を放電ギャップ上より小さくなり、維持放電の領域がバス電極上にまで広がることを防止し、維持放電を放電ギャップ近傍に制限できる。

【0041】一方、背面基板124において、前面基板122との間隙を保持するために形成される隔壁126は、例えば厚膜印刷技術を用いて、長手方向が行電極 X_i , Y_i と直交する方向に伸長して、例えば幅50 μm かつ間隔が400 μm となるように互いに平行に形成される。なお、隔壁126の間隔は400 μm に限らず、表示面となるプラズマディスプレイパネルのサイズや画素数に応じて適切な値に変更することができる。

【0042】さらに、互いに隣接する隔壁126、126の間に、例えばアルミニウム (Al) やアルミニウム合金からなる列電極 D_j ($j=1, 2, \dots, m$) が、アドレス電極として、行電極 X_i , Y_i の伸長方向と直交する方向に、およそ100 nm の膜厚で形成されている。この列電極 D_j は、Al や Al 合金などの反射率の高い金属にて作製されるので、波長帯域: 380~650 nm において80%以上の反射率を有する。なお、この列電極 D_j は、Al や Al 合金に限らず、高い反射率を有する Cu, Au など適宜の金属や合金にて作製することができる。

【0043】さらに、各列電極 D_j を覆いながら蛍光体膜136が例えば10~30 μm の膜厚で発光層として形成されている。上述のように、各電極 X_i , Y_i , D_j 、誘電体層130及び発光層136が形成された前面基板122及び背面基板124が封着されて放電空間128の排気が行われ、さらにベーキングにより MgO 層132の表面の水分が除去されている。次に、放電空間128に希ガスとしての例えば $\text{Ne} \cdot \text{Xe}$ ガスを3~7%を含む不活性混合ガスの400~600 torr が封入封止される。

【0044】次に、行電極 X_i , Y_i の形状及び寸法について説明する。図10に、行電極対 X_i , Y_i の構成の実施例を示す。行電極対 X_i , Y_i は、互いに所定距離を介して対向しながら互いに平行に伸長形成されている。本実施例において、行電極対をなす行電極 X_i , Y_i の各々は、適宜の膜厚を有し、バス電極後縁から行電極対向縁部までの距離すなわち行電極の幅 W は300 μm 以上に設定されている。なお、行電極 X_i , Y_i の幅 W は、300 μm 以上の長さであれば適宜の値を採り得る。セル内において300 μm 以上の長さの倍でバス電極が離れて形成されるので、放電ギャップとバス電極との距離を大きくし、バス電極上での電界強度の比を小さくすることができる。また、行電極は1つの単位発光領域における隔壁126の間隔に全体に広げて形成できる。そして、上記構成においては、1つの画素セルにおける行電極対 X_i , Y_i の間隙 G_1 が、放電ギャップとなる。

【0045】図11に、行電極対 X_i , Y_i の構成の他の実施例を示す。行電極対 X_i , Y_i の分枝101は、バス電極から互いに所定距離を介して対向しながら互いに平行に伸長し、互いの長手方向の側面に放電ギャップ G_1 が位置するように形成されている。すなわち、行電極の各々は、水平方向に伸長する本体部100と、単位発光領域毎に放電ギャップ G_1 を介して互いに対向するように本体部100から垂直方向に突出する突出部101とで構成されている。このように、放電すべき両行電極の放電ギャップ G_1 の伸長方向と本体部100の伸長方向をずらして、これらの方向を互いに直角とし放電ギャップが水平方向に形成されるように突出部101が形成されている。これにより、放電ギャップ G_1 から広がる放電がバス電極まで広がることを防止できる。

【0046】図12に、行電極対 X_i , Y_i の構成の更なる他の実施例を示す。放電電極をセル毎にすなわち隔壁126間ごとに分離して、行電極対 X_i , Y_i の分枝101は、バス電極から互いに所定距離を介して対向しながら互いに平行に伸長するように形成される。すなわち、突出部101は放電ギャップ G_1 が垂直方向に伸びるように形成されている。これにより、誤放電が防止されるとともに、放電領域を放電ギャップ G_1 近傍に制限できる。行電極 X_i , Y_i は、例えば、実線で示すように矩形電極としても、一点鎖線で示すようにT字電極としてもよい。

【0047】図13及び図14に、行電極対 X_i , Y_i の構成の更なる他の実施例を示す。放電電極をセル毎に分離して、複数の放電電極の分枝が互いに所定距離を介して対向しながらクシ状に互いに平行に伸長して形成される。これにより、1セル内での放電領域を複数にして、放電ギャップ G_1 の距離方向と両バス電極間の距離の方向をずらして、これらの方向を垂直とすること(図13)及び、これらの方向を平行とすることができる。これにより、放電ギャップ G_1 から広がる放電がバス電極まで広がることを防止できるとともに、発光輝度を向上できる。

【0048】図15に、行電極対 X_i , Y_i の構成の他の実施例を示す。行電極対 X_i , Y_i の分枝は、バス電

極から互いに所定距離を介して対向しながら互いに平行に伸長し、放電ギャップG1が蛇行するように形成されている。このように、放電すべき両行電極対の対向長を長くするので、発光輝度を向上できる。図16に、行電極対Xi, Yiの構成の更なる他の実施例を示す。ガラス基板122に直接又は基板上に設けたガラス中間層に溝を形成し、この溝の側面に行電極を延長して形成し、誘電体層130及びMgO層132を成膜する。行電極対Xi, Yiの各々の放電ギャップG1に近接する領域は、放電空間128を介して対向するように形成されている。これにより、より低電圧での放電電極間のみの対向放電が可能となる。よって、放電ギャップG1から広がる放電がバス電極まで拡がることを防止できる。

【0049】上記のプラズマディスプレイパネルのいずれかの構造を採用したセルを、立ち上りの緩やかなパルスで駆動することにより、より安定な低電圧微小放電が得られ、放電領域の限定及び低電圧駆動による発光効率の改善と表示マージンの確保の両立を図ることができる。

【図面の簡単な説明】

【図1】 面放電交流型プラズマディスプレイ装置の駆動装置を示すブロック図。

【図2】 面放電交流型プラズマディスプレイ装置の駆動装置における行電極駆動パルス発生回路の概略回路図。

【図3】 従来のプラズマディスプレイ装置の駆動方法における行電極への印加維持パルスの充電電圧波形及び対応するセルの発光輝度変化を示す図。

【図4】 本発明による実施例のプラズマディスプレイ装置の駆動方法における行電極への印加維持パルスの充電電圧波形及び対応するセルの発光輝度変化を示す図。

【図5】 本発明による他の実施例のプラズマディスプレイ装置の駆動方法における行電極への印加維持パルスの充電電圧波形を示す図。

【図6】 本発明による実施例にかかるプラズマディスプレイ装置の駆動装置における行電極駆動パルス発生回路の概略回路図。

【図7】 本発明の面放電交流型プラズマディスプレイ装置の駆動方法の実施例を示す印加される各種パルスのタイミング図。

【図8】 本発明による実施例の面放電交流型プラズマディスプレイ装置の画素セルを示す概略斜視図。

【図9】 図8における線AAに沿った前面基板の部分拡大断面図。

【図10】 本発明による実施例の面放電交流型プラズマディスプレイ装置の前面基板の行電極の上面図。

【図11】 本発明による他の実施例の面放電交流型プラズマディスプレイ装置の前面基板の行電極の上面図。

【図12】 本発明による他の実施例の面放電交流型プラズマディスプレイ装置の前面基板の行電極の上面図。

【図13】 本発明による他の実施例の面放電交流型プラズマディスプレイ装置の前面基板の行電極の上面図。

【図14】 本発明による他の実施例の面放電交流型プラズマディスプレイ装置の前面基板の行電極の上面図。

【図15】 本発明による他の実施例の面放電交流型プラズマディスプレイ装置の前面基板の行電極の上面図。

【図16】 本発明による他の実施例の面放電交流型プラズマディスプレイ装置の前面基板の部分拡大断面図。

【符号の説明】

Xi, Yi 行電極

$\alpha i, \beta i$ バス電極

Dj 列電極

G1 放電ギャップ

100 本体部

101 突出部

120 面放電交流型プラズマディスプレイパネル

122 前面基板

124 背面基板

128 放電空間

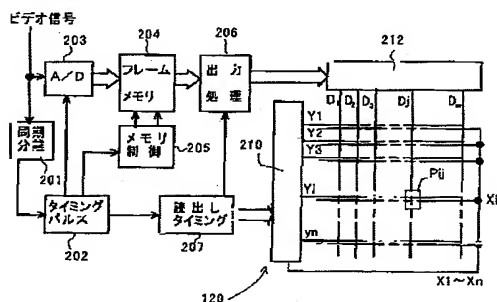
126 隔壁

130 誘電体層

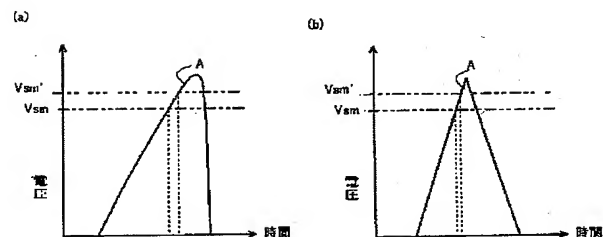
132 MgO層

136 発光層

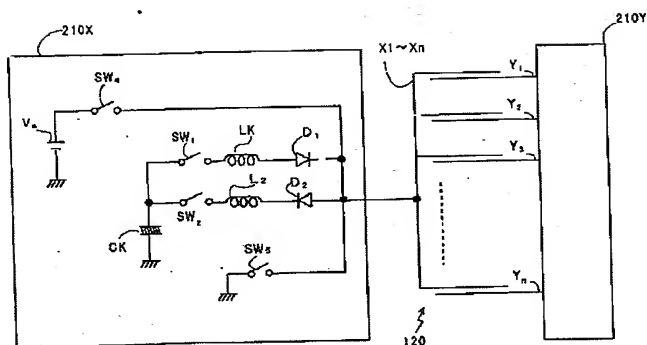
【図1】



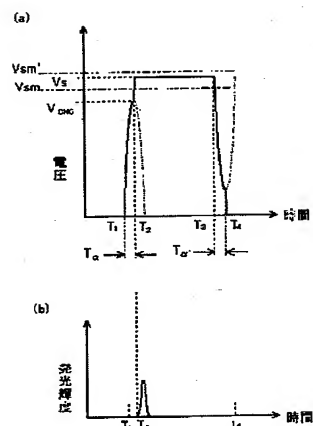
【図5】



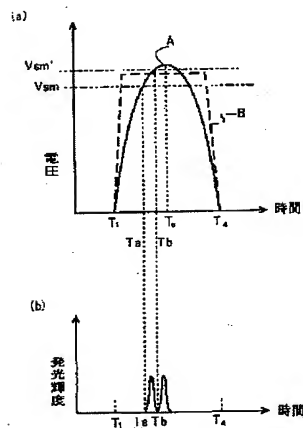
【図2】



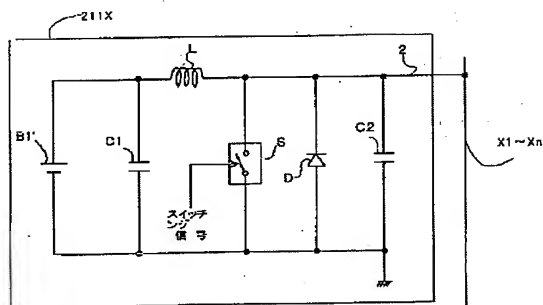
【図3】



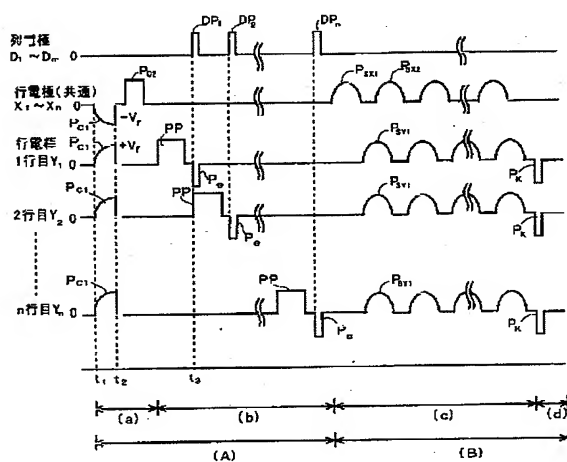
【図4】



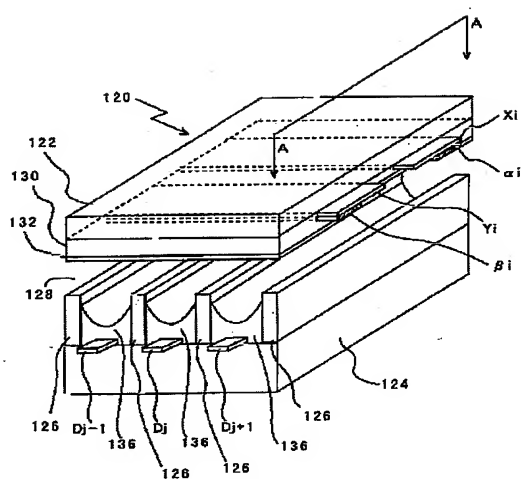
【图6】



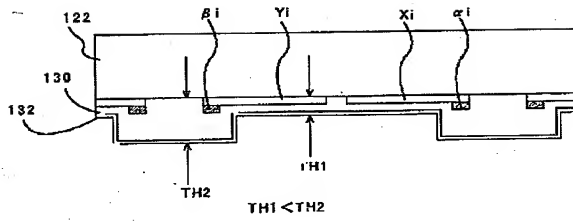
【図7】



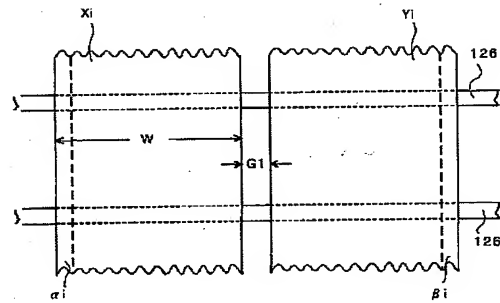
【図8】



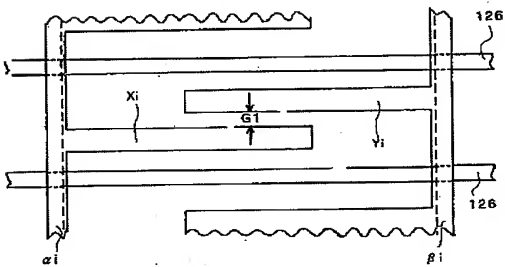
【図9】



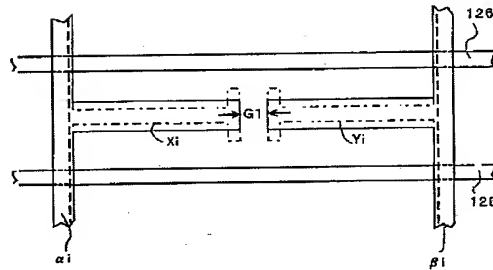
【図10】



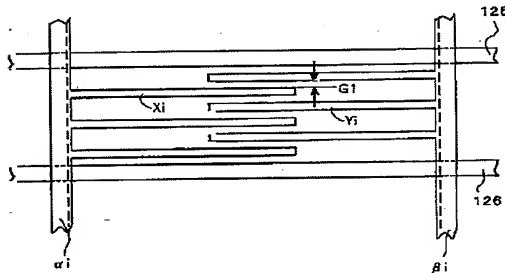
【図11】



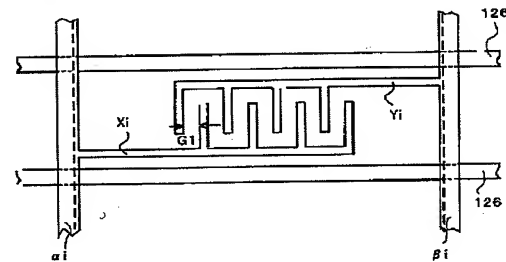
【図12】



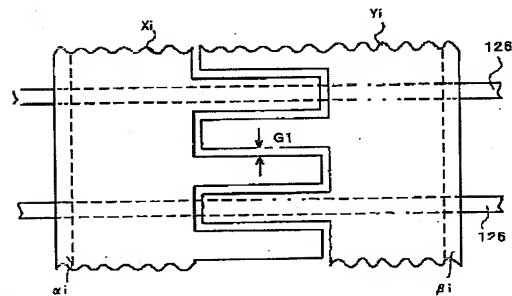
【図13】



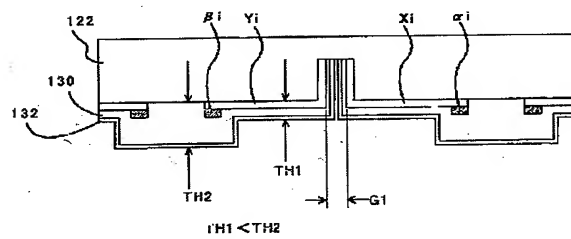
【図14】



【図15】



【図16】



フロントページの続き

Fターム(参考) 5C058 AA11 AB01 BA02 BA04 BB03
BB04
5C080 AA05 BB05 CC03 DD01 DD09
DD26 DD30 EE29 EE30 FF12
GG02 GG07 GG08 GG12 HH02
HH04 JJ02 JJ03 JJ04 JJ06